

Automatischer Transistor-Tester

Version 8.1 von DJ1MHR



Mit dem Automatischen Transistor-Tester können verschiedene diskrete Halbleiter auf Funktion geprüft werden. Auf dem LCD-Display werden die Art des Halbleiters, dessen Pin-Belegung und einige wichtige Daten, entsprechend folgender Tabelle angezeigt:

Ge oder Si NPN oder PNP Transistor, Pin-Belegung, Stromverstärkung, Basis-Emitter Spannung

Ge oder Si NPN oder PNP Darlington Transistor, Pin-Belegung, Stromverst., Basis-Emitter Spannung

N- oder P-Channel Sperrschicht-FET, Pin-Belegung, Schwellenspannung

N- oder P-Channel Insulated-Gate-FET, Pin-Belegung, Schwellenspannung

Diode, Pin-Belegung, Durchlassspannung

Die angegebene Pinbelegung wird entsprechend der Reihenfolge der Pins, wie diese in die Testbuchsen eingesteckt wurden, angegeben. Es kann eine beliebige Reihenfolge gewählt werden. Bei den Sperrschicht FETs kann nicht zwischen Source und Drain unterschieden werden, wird für beide X in der Pinbezeichnung ausgegeben.

Die Bedienung des Gerätes ist sehr einfach. Ein kurzer Druck auf den Einschaltknopf schaltet das Gerät ein und es wird das Logo angezeigt. Nach ca. 1 Sekunde wird, wenn kein Halbleiter vorgefunden eingesetzt ist, „Ready“ angezeigt. Wenn ein Halbleiter eingesetzt wird, wird in der ersten Zeile die Art des Halbleiters und die Pin-Bezeichnungen in der Reihenfolge von links nach rechts angegeben. In der zweiten Zeile wird noch eine weitere wichtige Größe des Halbleiters (siehe Tabelle oben) angegeben. Bei Bipolaren Transistoren kann mit einem Tastendruck in der zweiten Zeile die alternativ die Basis-Emitterspannung und der zur Messung benutzte Basiswiderstand abgelesen werden. Durch längeres Drücken auf den Knopf wird das Gerät wieder ausgeschaltet. Es schaltet sich aber auch von selbst aus, wenn ca. 30 Sekunden keine Aktivität festgestellt wurde.

Hier soll die Hard- und Software des Gerätes näher beschrieben werden.

Beschreibung der Schaltung:

Die Hardware des Gerätes besteht aus dem ATMEL Prozessor ATmega8 mit den externen Komponenten wie Display, Ein/Aus-Taster, Einschalt-Transistor, Spannungsregler, 8 Widerstände zur Einstellung des Basisstromes für die Messung der Stromverstärkung von bipolaren Transistoren und einem analog Umschalter, der den Basisstrom auf eine der drei Messbuchsen schaltet. Der Prozessor arbeitet mit dem internen 1 MHz RC-Oszillator.

Zur Stromversorgung dient die eingebaute 9V-Blockbatterie. Die +5V für die Versorgung des Prozessors werden von dem Spannungsregler IC3 erzeugt. Die Stromaufnahme beträgt ca. 10mA.

Wenn mit der Einschalt-Taste Masse an das Gate von Q1 gelegt wird, wird die Batteriespannung auf den Spannungsregler U3 durchgeschaltet und der Prozessor mit Strom versorgt. Über Q2 und R6 bleibt dann das Gerät eingeschaltet.

Wenn beim Einschalten die Taste lange gedrückt wird, geht das Gerät in einen Debug-Mode, bei dem die einzelnen Testschritte zur Ermittlung der Pinbelegung und des Halbleitertyps nicht schnell nacheinander durchlaufen werden, sondern es wird nach jedem Testschritt das Testergebnis angezeigt. Der nächste Testschritt wird dann erst bei Betätigung der Taste ausgeführt. So kann man den Verlauf der Software verfolgen. Dies ist aber nur zur Fehlersuche in der Software während der Programmerstellung, oder bei Änderungen am Programm, erforderlich.

Die drei Messbuchsen (X0, X1, X2) sind einmal direkt mit je einem Port PC0 bis PC2 verbunden. Damit kann jeder Anschluss niederohmig nach Masse oder VDD verbunden bzw. hochohmig geschaltet werden. Diese niederohmige Verbindung wird z.B. Für den Emitteranschluss eines bipolaren Transistors gewählt. Außerdem kann über die Ports PC3 bis PC5 jede der Messbuchsen über je einen 1 Kohm Widerstand nach Masse oder VDD verbunden bzw. hochohmig geschaltet werden. Diese Verbindung über den Widerstand wird für den Kollektoranschluss eines bipolaren Transistors gewählt. Über den anderen Port kann dann der Spannungsabfall an dem Widerstand gemessen werden. Außerdem kann über den Analogschalter U2 einer der Basis Widerstände auf die Anschlüsse aufgeschaltet werden. Die Basiswiderstände können ebenfalls über die Ports PB0 bis PB5 sowie XTAL1 und XTAL2 auf Masse, auf VDD oder hochohmig geschaltet werden. Auf diese Weise ist es möglich sowohl für einen NPN als auch für einen PNP Transistor die in einer beliebigen Pinfolge in die Messbuchsen eingesteckt wurden die richtigen Spannungen anzulegen.

Beschreibung der Software:

Nach Ausgabe des Logos wird die Taste abgefragt. Bei gedrückter Taste wird mit Pause = 1 der Debug-Mode aktiviert und in der Subroutine Taste2 wird gewartet bis die Taste wieder losgelassen wird. Im Debug-Mode wird der Programmverlauf mit X und T und verschiedene Hilfsvariablen zur Fehlersuche angezeigt. Er ist für den normalen Betrieb nicht erforderlich. Nach Einschalten des AD-Wandlers mündet der Ablauf mit der Hauptschleife. Die wesentlichen Abläufe in der Software sind auch in den Flussdiagrammen am Ende der Beschreibung grafisch dargestellt.

Die Hauptschleife

Sie beginnt mit der Abfrage der Taste. Bei gedrückter Taste wird, wenn sie vorher noch nicht gedrückt war, auf die alternative Anzeige umgeschaltet und der Power-Down Zähler rückgesetzt. Wenn sie länger gedrückt bleibt, wird der Power-Down Zähler inkrementiert. Anschließend wird mit OldButton der momentane Zustand der Taste gespeichert.

Wenn das Pause-Flag aktiviert wurde, wird der Ablauf erst nach erneutem Drücken der Taste wieder fortgesetzt. Somit kann nach jedem individuellen Test, dessen Ergebnis abgelesen werden.

Die Flags Dar, FET und der Testzähler T werden auf 0 gesetzt. Durch den Vergleich der Ablauf-Variablen X mit OldX wird getestet ob der gleiche Transistortyp wie beim letzten Durchlauf vorliegt, ist das der Fall wird der Power-Down Zähler erhöht, anderenfalls wird er rückgesetzt. Wenn der Power-Down Zähler bis 200 hochgezählt wurde, wird das Gerät abgeschaltet.

Jetzt folgen 12 individuelle Pin/Typ Tests um den Typ und die Anschlüsse eines bipolaren PNP oder NPN Transistors, ggf. eines Darlington-Transistors oder eines Feldeffekttransistors zu bestimmen. Sechs dieser Testvarianten untersuchen die 6 Möglichkeiten in denen ein PNP Transistor und 6 weitere Test die Möglichkeiten in denen ein NPN Transistor mit den jeweils drei Anschlüssen eingesetzt werden kann. Bei diesen Tests wird der Basisstrom stufenweise erhöht um auch Transistoren mit sehr unterschiedlichem Beta eindeutig erkennen zu können. Der Verlauf der Tests im einzelnen ist weiter unten beschrieben. Wird bei einem der Tests ein plausibel funktionierender Transistor gefunden, werden dessen Daten angezeigt und die Hauptschleife erneut durchlaufen, anderenfalls wird getestet, ob der angeschlossene Transistor ein J-FET Transistor ist. Dazu werden drei weitere Tests durchgeführt, ob an einem der drei Messanschlüsse ein isoliertes Gate vorgefunden wird. Der Verlauf dieser Tests ist ebenfalls weiter unten beschrieben. Wird bei einem der Tests ein plausibel funktionierender JFET-Transistor gefunden, werden dessen Daten angezeigt und der Ablauf kehrt zum Beginn der Hauptschleife zurück. Im anderen Fall werden schließlich noch 6 Pullup-Tests durchgeführt. Dabei kann festgestellt werden ob es sich bei dem angeschlossenen Objekt um eine Diode handelt und die Daten der Diode werden angezeigt. Ist auch hier keine Identifikation möglich, wird „Kein Halbleiter!“ angezeigt. Auch der Fall dass alle Messpins offen sind kann hier festgestellt werden, in diesem Fall wird das Logo und „Ready!“ angezeigt. Nach Durchlauf aller Tests startet der Ablauf wieder erneut mit der Hauptschleife.

Der Bipolar/FET Pin/Typ Test

Der erste Bipolar/FET Pin/Typ Test initialisiert den Pin/Typ-Zählers X auf den Wert 1. Bei den folgenden Test wird dieser Wert inkrementiert. Im folgenden wird nur der erste der 12 gleichartigen Test beschrieben. Der Test ist erfolgreich, wenn ein bipolarer NPN Transistor mit Emitter an X0, mit Basis an X1 und mit Kollektor an X2 angeschlossen ist.

Die 6 Tests 1, 2, 5, 6, 9 und 10 bedienen die 6 Anschlussvarianten für einen NPN-Transistor bzw. einen NCH-FET. Die 6 Tests 3, 4, 7, 8, 11 und 12 bedienen die 6 Anschlussvarianten für einen PNP-Transistor bzw. einen PCH-FET. Für einen PNP-Transistor bzw. einen PCH-FET sind die unten angegebenen Speisepotentiale GND und VDD entsprechend gegeneinander vertauscht.

Die Tests werden bis zu 5 mal mit stufenweise erhöhtem Basisstrom (BetaRange 0...4, entspricht einem Basiswiderstand von 330K, 100K, 33K, 10K oder 3K3) durchlaufen. Damit kann ein weiter Stromverstärkungsbereich abgedeckt werden.

Beschaltung für die 1. Messung: Emitter an GND, Basis üb. 1K an GND und Kollektor üb. 1K an VDD. Dies entspricht einem gesperrten NPN-Transistor. Die variablen Basiswiderstände werden vorerst abgeschaltet. Nach Abwarten einer Einschwingzeit wird die Spannung am Kollektor (1=5V oder 0=GND) gemessen. Ist die Kollektorspannung = 0 wird diese Testsequenz beendet und die Tests mit der nächsten Pin/Typ Konfiguration fortgesetzt. Ist die Kollektorspannung = 1 wird als nächstes der Basisanschluss über 1K an +5V gelegt. Dies entspricht einem stark durchgesteuerten NPN-

Transistor. Ist jetzt die Kollektorspannung = 1 wird diese Testsequenz hier beendet und die Tests mit der nächsten Pin/Typ Konfiguration fortgesetzt. Ist jetzt die Kollektorspannung = 0 wird die Spannung am Basisanschluss gemessen und die Basiswiderstände auf den Basisanschluss geschaltet. Die gemessene Basisspannung gibt Aufschluss darüber, ob es sich bei $U_{BE} > 2,5V$ um einen FET, oder bei $2,5V > U_{BE} > 1V$ um einen Darlington-Transistor, oder bei $U_{BE} < 1V$ um einen normalen Transistor handelt. Wenn bei diesem Test kein FET festgestellt wurde, wird der ursprüngliche Pullup-Widerstand von 1K vom Basisanschluss getrennt und der mit BetaRange 0...4 ausgewählte Basiswiderstand gegen +5V eingestellt. Mit dem reduzierten Basisstrom wird nun geprüft, ob noch immer die Kollektorspannung $< 2,5V$ ist. Wenn dies nicht der Fall ist wird der Basisstrom stufenweise erhöht, erst wenn auch mit dem größten Basisstrom die Kollektorspannung noch über 2,5V bleibt, wird davon ausgegangen, dass kein bipolarer Transistor vorliegt und die Tests werden mit dem JFET Pin/Typ Test fortgesetzt. Sofern es sich um einen Darlington-Transistor handelt, ist dieser Test nicht erforderlich und es wird sofort mit der Ermittlung der Stromverstärkung begonnen. Dazu wird, angefangen bei abgeschaltetem Basisstrom, der Basiswiderstand solange verkleinert, bis die Kollektorspannung unter 3,0V abgefallen ist. Die Spannung am Kollektorwiderstand ist beim NPN-Typ $URC=5V-UX2$ und die Spannung am Basiswiderstand $URB=5V-UX1$. Beim PNP-Typ ist $URC=UX2$ und $URB=UX1$. Mit URC, URB und dem aktuellen Basiswiderstand kann dann die Stromverstärkung Beta berechnet werden. Damit ist der Messzyklus für einen bipolaren Transistor beendet. Wurde beim vorausgegangenen Test festgestellt, dass es sich um einen FET handelt, wird der Sourceanschluss X0 über 1K an GND, der Gateanschluss X1 über 1K an VDD und der Drainanschluss X2 niederohmig an VDD gelegt. Jetzt kann durch Messen der Spannung am Sourceanschluss die Schwellenspannung beim NCH-FET mit $UTH=5V-UX0$ und beim PCH-FET mit $UTH = UX0$ ermittelt werden. Anschließend werden die Daten es FET auf dem Display ausgegeben und der Ablauf wird wieder mit dem Rücksprung zur Hauptschleife fortgesetzt.

Der JFET Pin/Typ Test

War keiner der oben genannten 12 Tests erfolgreich, wird mit den JFET Pin/Typ Tests fortgefahren. Zuerst wird die Variable JFET auf Null gesetzt und der bei den Tests verwendete Basiswiderstand mit $IB=64$ auf 10K eingestellt. Dieser Widerstand wird dann als Source-Widerstand zur Schwellenspannungsmessung verwendet.

Bei den drei Tests wird jeweils das Gate auf X0, X1 oder X2 erwartet. Die jeweils anderen Pins sind Source bzw. Drain. Beim JFET kann durch die Messung nicht zwischen S und D unterschieden werden. In der Regel arbeitet der Transistor mit vertauschten S- und D-Anschlüssen gleichwertig.

Der Test beginnt mit Source und Drain auf GND. Das Gate wird über RG auf VDD gelegt, dann wird die Spannung am Gate gemessen. Ist das Gate Hi, ist es in Sperrrichtung beschaltet und es liegt ein PCH-Typ vor. Jetzt wird noch mit Source und Drain an VDD und Gate über RG an GND, der Negativ-Test auf einen PCH-Typ vorgenommen. Das Gate muss jetzt über den in Durchlassrichtung gepolten PN-Übergang des Gates auf VDD gezogen werden. Ist das der Fall handelt es sich um einen PCH-JFET, anderenfalls wird der Test mit der nächsten Pin/Typ Konfiguration durchgeführt. Für den PCH-JFET folgt nun die Messung der Schwellenspannung. Dazu wird der als Source zu verwendende Anschluss über RS auf VDD, der als Drain verwendete Anschluss auf GND, das Gate über 1K ebenfalls auf VDD gelegt und die Spannung $US1$ am Sourceanschluss gemessen. Die Schwellenspannung ist dann $UCO1 = VDD - US1$. Diese Messung wird dann noch mit getauschten Source- und Drain-Anschlüssen durchgeführt. Die Schwellenspannung ist dann $UCO2 = VDD - US2$.

Wenn beim ersten Test das Gate = Lo gefunden wird, ist es auf keinen Fall ein PCH-Typ und der Test auf einen NCH-Typ wird begonnen. Dazu wird jetzt Source und Drain auf GND und das Gate über RG an VDD gelegt, dann wird wieder die Spannung am Gate gemessen. Ist jetzt das Gate Lo, ist es in Sperrrichtung beschaltet und es liegt ein NCH-Typ vor. Ist das nicht der Fall, wird mit der nächsten Pin/Typ Konfiguration fortgefahren. Für den NCH-JFET folgt nun die Messung der Schwellenspannung. Dazu wird der als Source zu verwendende Anschluss über RS auf GND, der als Drain verwendete Anschluss auf VDD, das Gate über 1K ebenfalls auf GND gelegt und die Spannung $US1$ am Sourceanschluss gemessen. Diese Spannung $US1$ ist zugleich die Schwellenspannung $UCO1$. Diese Messung wird dann noch mit getauschten Source- und Drain-Anschlüssen durchgeführt. Die Schwellenspannung ist dann $UCO2 = US2$.

Die Anzeige der Daten für einen JFET erfolgt anschließend, wenn eine Schwellenspannung von $UCO < 5V$ gemessen wurde. Diese Prüfung unterscheidet den JFET von offenen Messanschlüssen.

Der Single Pullup Test

Über den Single Pullup-Test können Dioden und deren Durchlassspannung gemessen werden. Außerdem gibt der Test bei defekten Halbleitern Aufschluss über die Art des Defektes.

Insgesamt werden 6 verschiedene Pullup-Tests, entsprechend der Anzahl der Möglichkeiten von 2 aus 3 mit Pin A=Lo und Pin B=Hi über Pullup, sowie mit Pin B=Lo und Pin A=Hi über Pullup, ausgeführt. Ist die Spannung an dem Pin mit dem Pullup-Widerstand kleiner als 2,5V (logisch Null) wird diese Spannung gemessen, diese wird am Ende als Durchlassspannung der Diode angezeigt. Die Zustände der Pins mit dem Pullup-Widerstand der 6 Messungen wird in den Bits 0 ... 5 der Variablen SPU_p gespeichert. Sind alle Zustände = 1 (SPU_p=63), ist kein Messobjekt angeschlossen, d.h. alle Pins sind offen und das Gerät zeigt den Zustand „Ready!“ an. Bei den Zuständen 0, 23, 45 und 58 liegt ein defekter Halbleiter vor. Alle miteinander kurzgeschlossene Pins werden mit S=Short und offene Pins mit O=Open gekennzeichnet. In allen übrigen Fällen handelt es sich um Dioden. Der Anodenanschluss wird mit A und der Kathodenanschluss mit K gekennzeichnet. Ist das dritte Pin auch mit einem der Diodenanschlüsse verbunden, erhält auch dieses Pin die entsprechende Bezeichnung A oder K ansonsten wird es mit O=Open markiert.

Beschreibung der Subroutinen:

CalcBeta: Berechnet aus der Spannung am Kollektorwiderstand (1K) und der Spannung am Basisvorwiderstand (M*1K) die Stromverstärkung $\beta = I_C/I_B$ und gibt diese in der 2. Zeile des Displays aus. Die Typ-Daten werden dann über DisplTr angezeigt.

DisplTr: Gibt die Typ-Daten eines bipolaren Transistors oder MOS-FETs in der ersten Zeile des Display aus.

DisplFET: Gibt die Schwellenspannung eines MOS-FETs auf dem Display aus.

MesseUX0, UX1, UX2: Misst die Spannung an den Anschlüssen X0, X1 oder X2 und speichert den Wert in der Variablen UX.

LCDUXL: Gibt den Wert UXL mit einer Vorkomma- und zwei Nachkommastellen auf dem Display aus.

TestNPN und TestPNP: Entscheidet anhand der gemessenen Basis-Emitterspannung, ob es sich um einen NCH-MOS-FET ($U_{BE} > 2,5V$), einen Darlington-Transistor ($2,5V > U_{BE} > 1,0V$), einen normalen bipolaren Transistor ($U_{BE} < 1,0V$) handelt.

SetRBtoX0, X1, X2: Schaltet den Multiplexer für den Basiswiderstand auf die Pins X0, X1 oder X2.

PwrDn: Schaltet mit Hilfe des Multiplexers die Gatespannung des Transistors Q2 über $RB=3K0 \parallel 10K$ gegen Masse und schaltet damit das Gerät aus.

SetNPNIB(X): Schaltet den mit $X=IB$ bestimmten Basiswiderstand über den betreffenden Port gegen VDD. Die Ports aller anderen Widerstände bleiben hochohmig.

SetPNPIB(X): Schaltet den mit $X=IB$ bestimmten Basiswiderstand über den betreffenden Port gegen GND. Die Ports aller anderen Widerstände bleiben hochohmig.

IncrIB: Schaltet auf den nächst niederen Basiswiderstand. PortB Zustände und Wertefür RB sind:

| | | | | | | | | | |
|------|---------|-----|-----|-----|------|------|-----|-----|-----|
| IB = | 0 | 1 | 2 | 4 | 8 | 16 | 32 | 64 | 128 |
| RB = | unendl. | 10M | 3M3 | 1M0 | 330K | 100K | 33K | 10K | 3K0 |

NextTPC: Incremientiert den Typ-Zeiger X und setzt den Testzeiger T auf Null.

ComplUxy: Berechnet den Wert $5V-U_X$ und weist das Ergebnis der Variablen Uxy zu.

ReadButt: Frägt den Zustand der Taste ab und liefert das Ergebnis in der Variablen Button. Wegen fehlender Ports wurde zur Abfrage der Taste ein Trick angewandt, mit dem der Port PD0 doppelt genutzt wird. Im Normalfall wird er als Ausgang für die Datenleitung DB4 zum Display benutzt. Bei der Abfrage der Taste, zu diesem Zeitpunkt erfolgt kein Zugriff auf das Display, wird der Port kurzzeitig als Eingang mit Pullup geschaltet, damit der Zustand der Taste gelesen werden kann. Abschließend wird der Port wieder auf Ausgang geschaltet. Damit eine länger gedrückte Taste die Ausgabe auf das Display nicht behindert, ist die Taste über einen Widerstand von 4,7 kOhm angeschlossen.

Warte: Wartet 2ms um das Einschwingen der Potentiale nach einem Umschaltvorgang abzuwarten. Im Falle dass mit Pause = 1 der Test-Mode aktiv ist, wird zur Subroutine Taste verzeigt.

Taste: Gibt die Daten im Debug-Mode aus und wartet bis die Taste erneut gedrückt und wieder losgelassen wurde. Bleibt die Taste länger gedrückt, wird über den PwrDnCtr das Gerät abgeschaltet

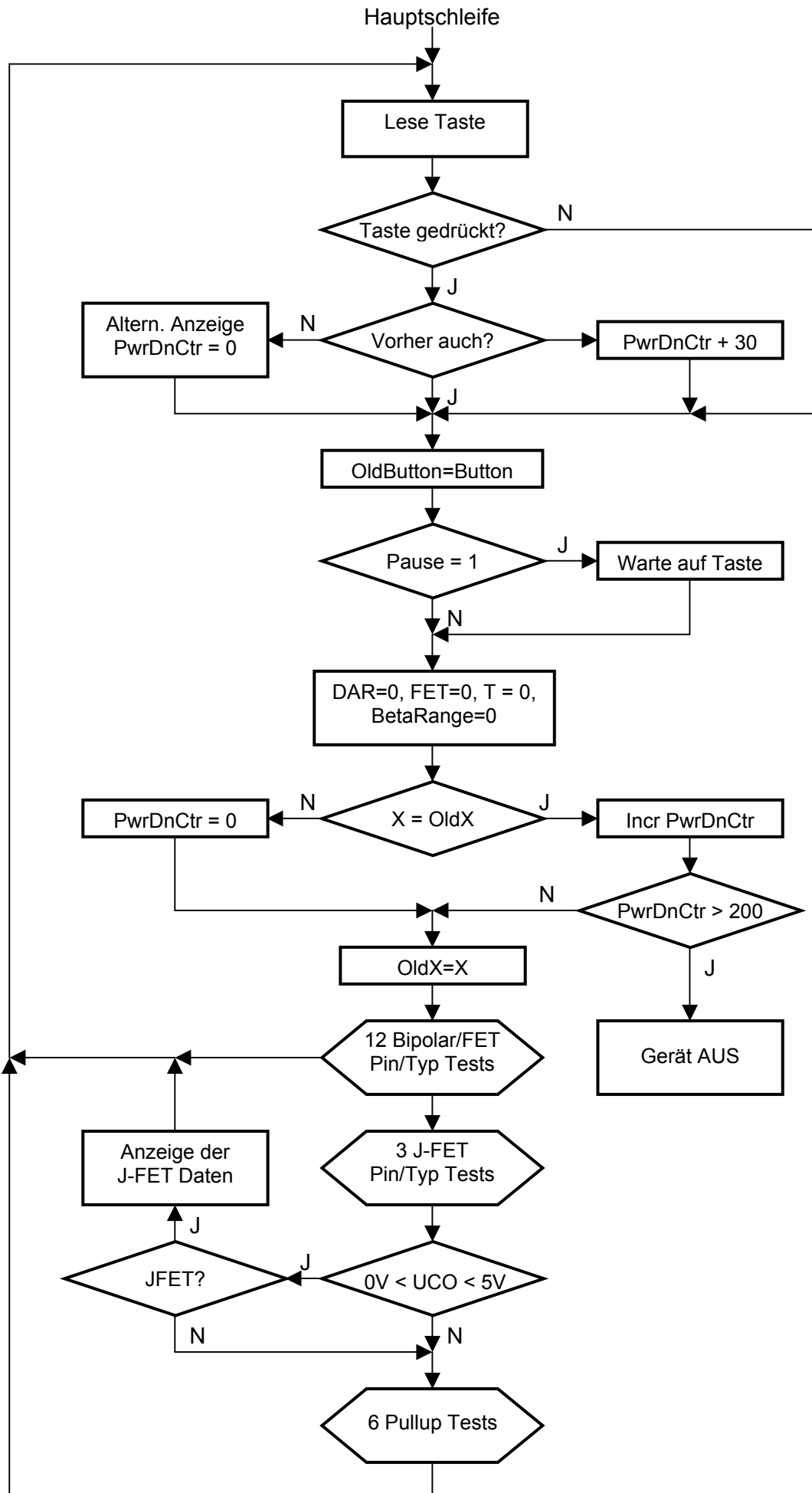
Grenzen des Gerätes:

Bei Darlington-Transistoren gibt es einige Typen, die einen integrierten Widerstand zwischen Basis und Emitter haben. Die Stromverstärkung dieser Transistoren kann nicht korrekt bestimmt werden.

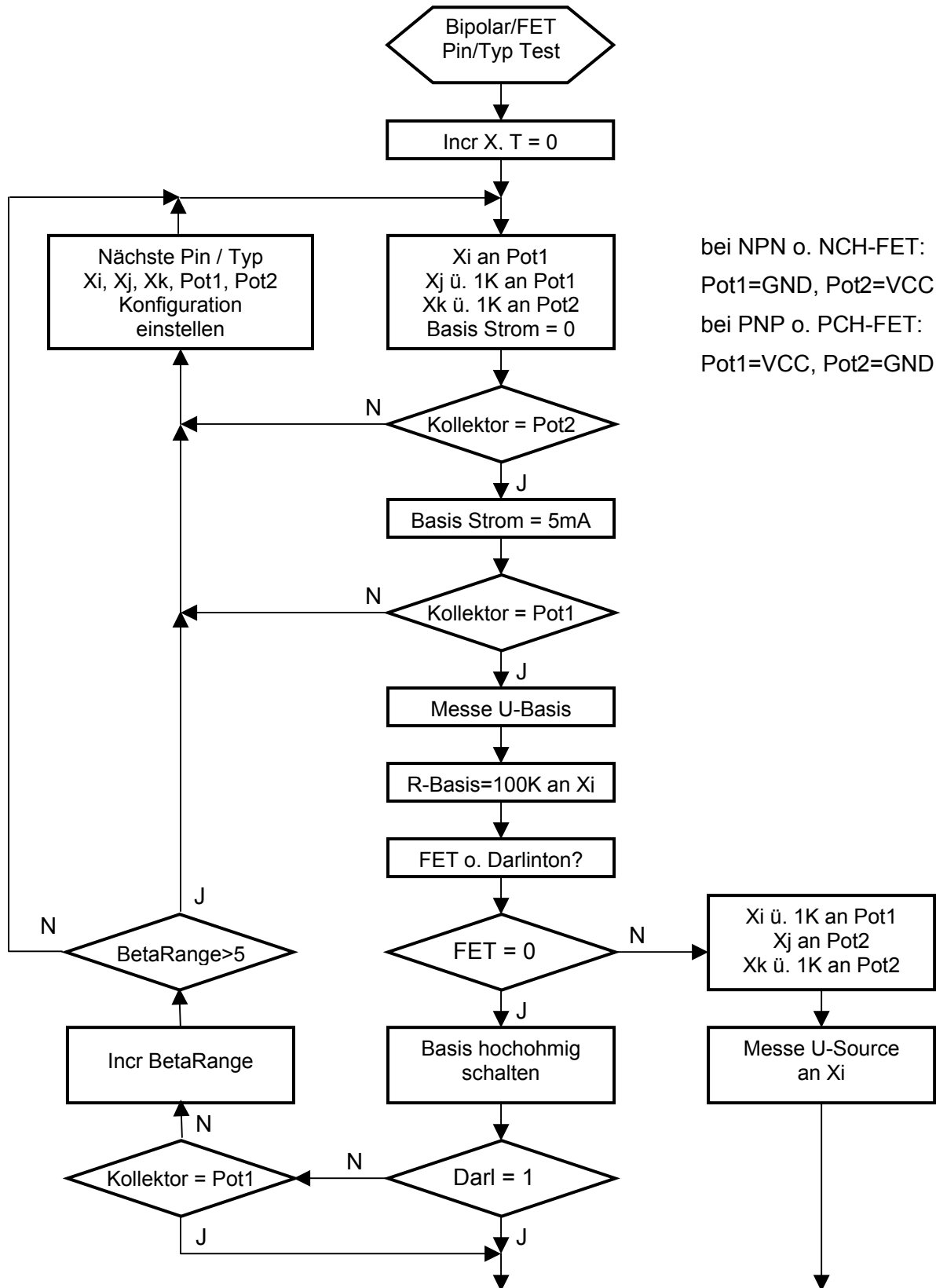
JFETs mit Schwellenspannungen $> 5V$ können nicht gemessen werden.

Die Software des Gerätes ist sicher noch verbesserungsfähig, sie ist derzeit auch nicht auf minimalen Speicherbedarf optimiert und kann u.U. auch noch Fehler enthalten.

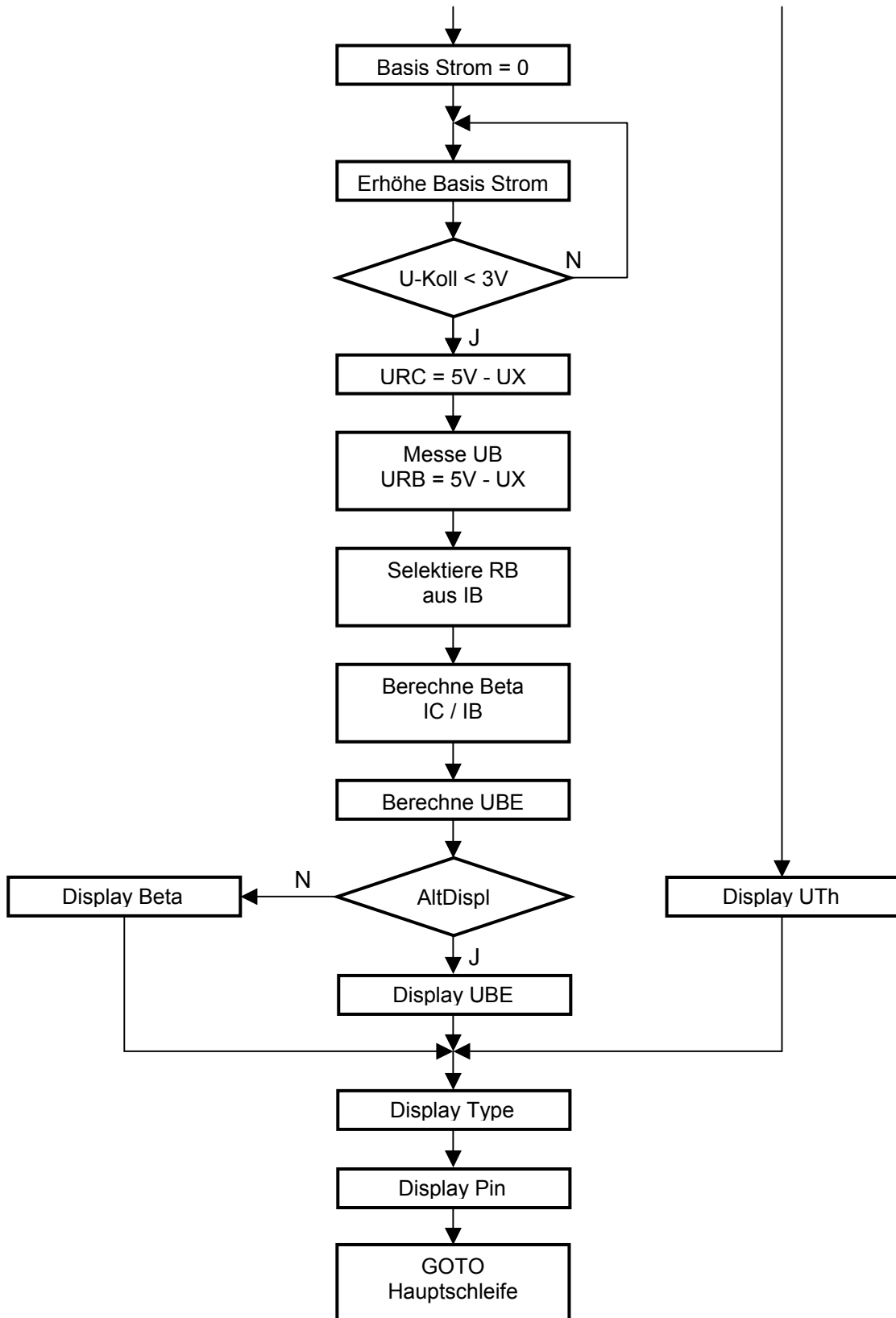
Flussdiagramme:



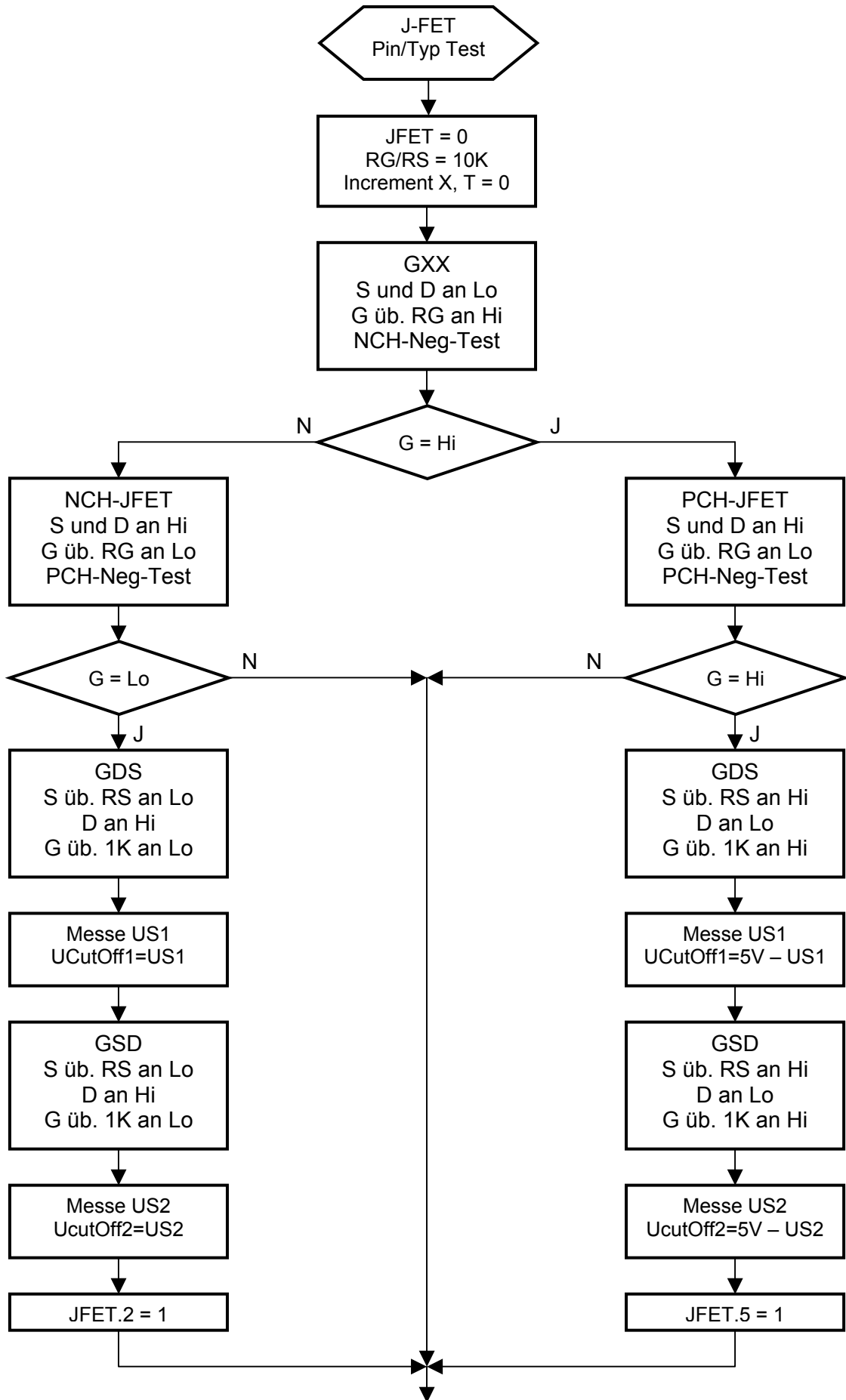
Bipolar Pin und Typ Test



Fortsetzung Bipolar Pin und TypTest

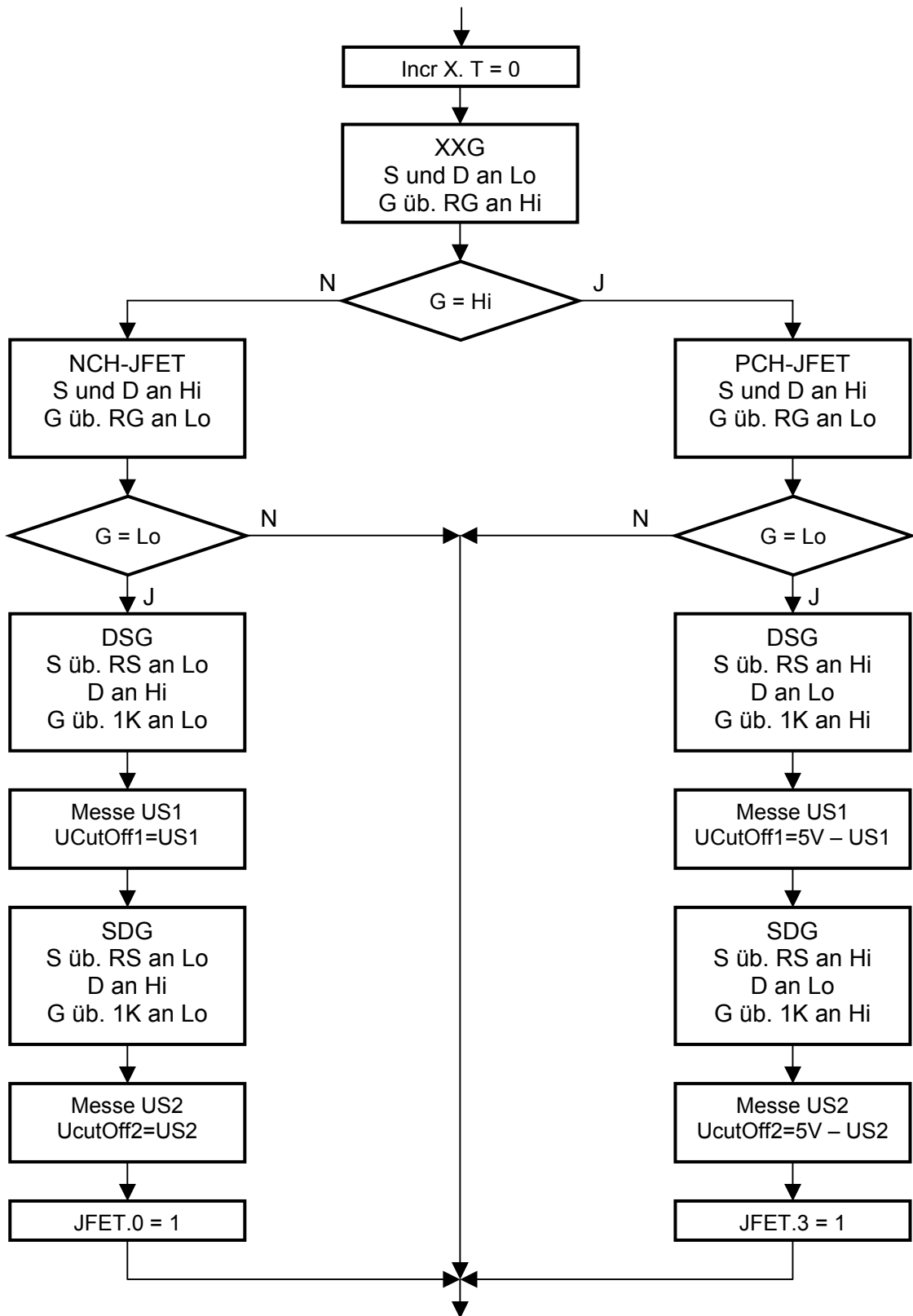


JFET Pin und Typ Test GXX



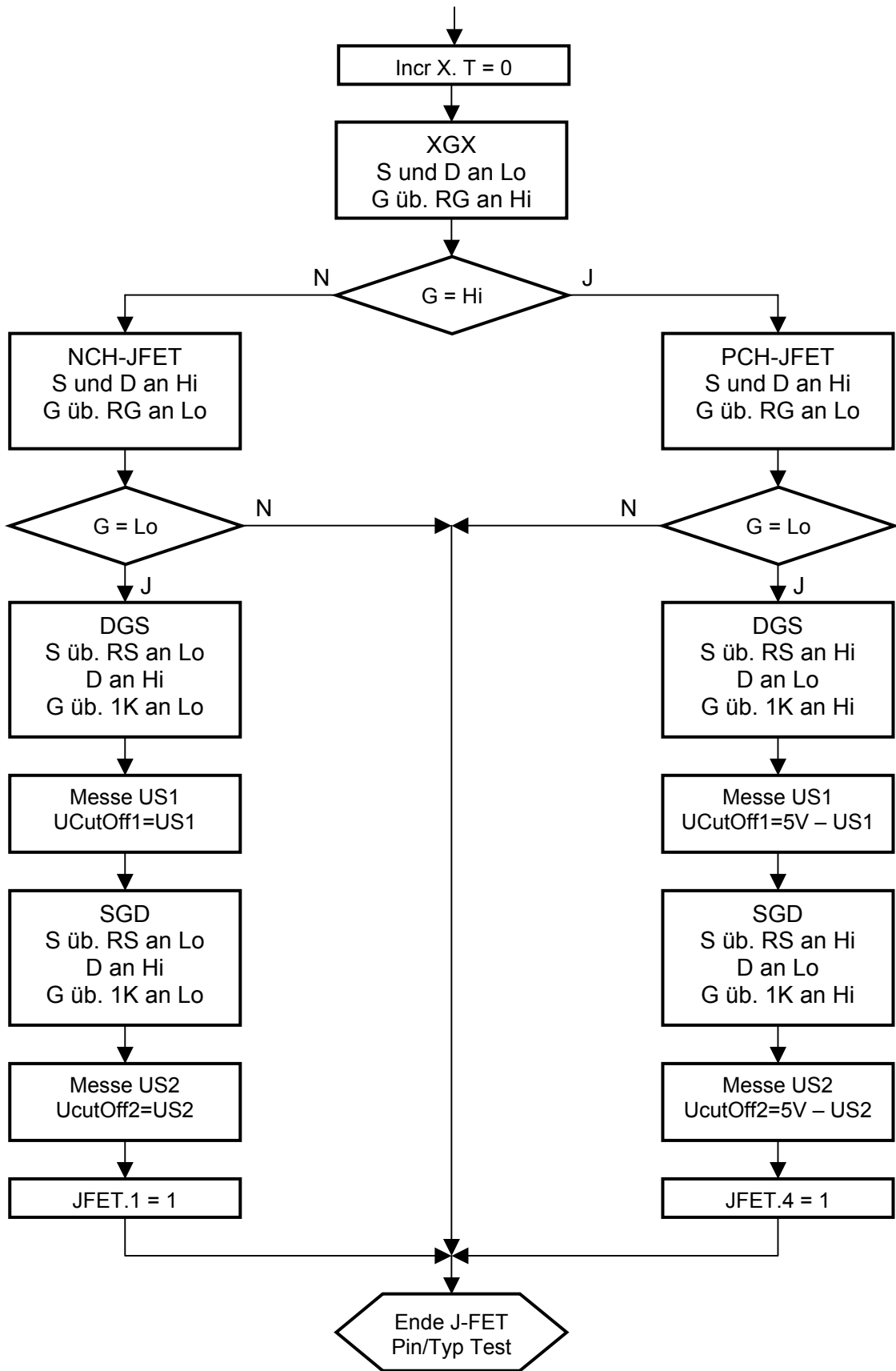
Nach JFET Pin und Typ Test XXG

JFET Pin und Typ Test XXG



Nach JFET Pin und Typ Test XGX

JFET Pin und Typ Test XGX



Ende JFET Pin und Typ Test

